

Минобрнауки России

**ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ
ВЫСШЕГО ОБРАЗОВАНИЯ
«ВОРОНЕЖСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ»
(ФГБОУ ВО «ВГУ»)**



УТВЕРЖДАЮ

Заведующий кафедрой
Борисов Дмитрий Николаевич
Кафедра информационных систем

10.04.2024

РАБОЧАЯ ПРОГРАММА УЧЕБНОЙ ДИСЦИПЛИНЫ

Б1.В.ДВ.01.04.05 Основы микропроцессорной техники

1. Код и наименование направления подготовки/специальности:

09.03.02 Информационные системы и технологии

2. Профиль подготовки/специализация:

Инженерия информационных систем и технологий

3. Квалификация (степень) выпускника:

Бакалавриат

4. Форма обучения:

Очная

5. Кафедра, отвечающая за реализацию дисциплины:

Кафедра информационных систем

6. Составители программы:

Борисов Дмитрий Николаевич (borisov@cs.vsu.ru)

7. Рекомендована:

рекомендована НМС ФКН 05.03.2024, протокол № 5

8. Учебный год:

2027-2028

9. Цели и задачи учебной дисциплины:

Дисциплина знакомит студентов с принципами построения и особенностями архитектуры цифровых процессоров обработки сигналов (сигнальными процессорами) и микроконтроллерами, а также с основами теоретических положений цифровых методов обработки сигналов. В ней рассматриваются основные типы сигнальных процессоров, работа их функциональных узлов, а также конвейерное выполнение команд, аппаратная реализация программных функций, организация памяти.

10. Место учебной дисциплины в структуре ООП:

Дисциплина относится к части, формируемой участниками образовательных отношений блока Б1. Для успешного освоения необходимо предварительное изучение следующих дисциплин: математический анализ, введение в программирование.

11. Планируемые результаты обучения по дисциплине/модулю (знания, умения, навыки),

соотнесенные с планируемыми результатами освоения образовательной программы (компетенциями выпускников) и индикаторами их достижения:

Код и название компетенции	Код и название индикатора компетенции	Знания, умения, навыки
ПК-4 Обеспечение работы технических и программных средств информационно-коммуникационных систем	ПК-4.3 Вносит изменения в технические и программные средства информационно-коммуникационных систем по утвержденному плану работ	<p>Знать: алгоритм изменения в технические и программные средства информационно-коммуникационных систем по утвержденному плану работ</p> <p>Уметь: использовать алгоритм изменения в технические и программные средства информационно-коммуникационных систем по утвержденному плану работ</p> <p>Владеть: алгоритмом изменений в технические и программные средства информационно-коммуникационных систем по утвержденному плану работ</p>

12. Объем дисциплины в зачетных единицах/час:

3/108

Форма промежуточной аттестации:

Зачет с оценкой

13. Трудоемкость по видам учебной работы

Вид учебной работы	Семестр 8	Всего
Аудиторные занятия	48	48
Лекционные занятия	24	24
Практические занятия		0
Лабораторные занятия	24	24
Самостоятельная работа	60	60
Курсовая работа		0
Промежуточная аттестация	0	0
Часы на контроль		0
Всего	108	108

13.1. Содержание дисциплины

п/п	Наименование раздела дисциплины	Содержание раздела дисциплины	Реализация раздела дисциплины с помощью онлайн-курса, ЭУМК
Лекции			

п/п	Наименование раздела дисциплины	Содержание раздела дисциплины	Реализация раздела дисциплины с помощью онлайн-курса, ЭУМК
1.1	Классификация микропроцессоров	Характеристики сигналов. Формы представления сигналов. Представление детерминированных сигналов в частотной области. Корреляция сигналов. Свертка сигналов.	https://edu.vsu.ru/course/view.php?id=4609#section-2
1.2	Компьютерные принципы построения микропроцессоров	Общие принципы построения сигнальных процессоров и особенности их архитектуры. Архитектура фон Неймана и гарвардская архитектура. Структура процессора ЦПОС.	https://edu.vsu.ru/course/view.php?id=4609#section-3
1.3	Сигнальные процессоры	Конвейерное выполнение команд. Аппаратная реализация программных функций. Параллельная работа различных функциональных узлов. Умножитель. Сдвигатели. Дополнительные арифметические устройства. Специализированные устройства генерации адреса. Аппаратная организация циклов. Использование нескольких АЛУ. Регистровые файлы. Специальные методы адресации. Комбинированные и специализированные команды. Разнообразные устройства ввода/вывода и периферии.	https://edu.vsu.ru/course/view.php?id=4609#section-4
1.4	Виды сигнальных процессоров	Выбор цифрового процессора сигналов. Процессоры ADI (ADSP-2100), motorola (DSP56000), улучшенные стандартные процессоры ЦПОС (Enhanced-Conventional DSP), процессоры TMS320C55X фирмы TI, процессоры DSP16xxx фирмы Lucent, процессоры ЦПОС с архитектурой VLIW, процессоры TMS320C6xxx, процессор MSC810X (ядро SC140)	https://edu.vsu.ru/course/view.php?id=4609#section-5 https://edu.vsu.ru/course/view.php?id=4609#section-6
1.5	Организация памяти сигнальных процессоров	Доступ к блокам памяти. Блоки памяти. Внешняя память. Разделение на отдельные области и модули. Обращение к памяти. Генерация тактов ожидания для медленной внешней памяти. Кэш. Защита содержимого памяти	https://edu.vsu.ru/course/view.php?id=4609#section-7
1.6	Процессоры ARM	ARM7. Основные характеристики ядра ARM7. ARM7500. ARM7500FE	https://edu.vsu.ru/course/view.php?id=4609#section-8
1.7	Микропроцессоры с традиционной архитектурой	Intel Pentium. AMD Athlon. MC88110 компании Motorola. Микропроцессоры с масштабируемой архитектурой SuperSPARC. MicroSPARC-II.	https://edu.vsu.ru/course/view.php?id=4609#section-9

п/п	Наименование раздела дисциплины	Содержание раздела дисциплины	Реализация раздела дисциплины с помощью онлайн-курса, ЭУМК
1.8	Цифровая обработка сигналов в микропроцессорных устройствах	Преимущества ЦОС. Недостатки ЦОС. Описание сигналов и обобщенная схема ЦОС. Математические модели дискретных сигналов. Преобразования дискретных сигналов	https://edu.vsu.ru/course/view.php?id=4609#section-10
Лабораторные работы			
2.1	Прошивка Flash-памяти и установка BUILDROOT	Изучение прошивки Flash-памяти и установки операционной системы BUILDROOT для модуля (системы на кристалле) Салют-ЭЛ24Д компании НПЦ «ЭЛВИС»	https://edu.vsu.ru/course/view.php?id=4609#section-11
2.2	Прошивка Flash-памяти и установка ALT Linux	Изучение прошивки Flash-памяти и установки операционной системы ALT Linux для модуля (системы на кристалле) Салют-ЭЛ24Д компании НПЦ «ЭЛВИС» с возможностью подключения к локальной сети	https://edu.vsu.ru/course/view.php?id=4609#section-12
2.3	Прошивка Flash-памяти и установка ALT Linux с поддержкой сети WIFI	Прошивка Flash-памяти и установка операционной системы ALT Linux для модуля (системы на кристалле) Салют-ЭЛ24Д компании НПЦ «ЭЛВИС» с возможностью подключения к локальной сети с использованием беспроводной сети (WIFI)	https://edu.vsu.ru/course/view.php?id=4609#section-13
2.4	Программирование системы на кристалле	Программирование модуля (системы на кристалле) Салют-ЭЛ24Д компании НПЦ «ЭЛВИС» с использованием среды разработки MCStudio4 и эмулятора MC-USB-JTAG	https://edu.vsu.ru/course/view.php?id=4609#section-14

13.2. Темы (разделы) дисциплины и виды занятий

№ п/п	Наименование темы (раздела)	Лекционные занятия	Практические занятия	Лабораторные занятия	Самостоятельная работа	Всего
1	Классификация микропроцессоров	2			5	7
2	Компьютерные принципы построения микропроцессоров	2		5	6	13
3	Сигнальные процессоры	4		5	6	15
4	Виды сигнальных процессоров	4		5	6	15

№ п/п	Наименование темы (раздела)	Лекционные занятия	Практические занятия	Лабораторные занятия	Самостоятельная работа	Всего
5	Суперскалярные и гибридные процессоры	4		5	7	16
6	Организация памяти сигнальных процессоров	2		3	7	12
7	Процессоры ARM	1		1	8	10
8	Микропроцессоры с традиционной архитектурой	1			8	9
9	Цифровая обработка сигналов в микропроцессорных устройствах	4			7	11
		24	0	24	60	108

14. Методические указания для обучающихся по освоению дисциплины

К лабораторным занятиям студенты должны изучить теоретический материал предметной области, основы работы в операционной системе linux, основы программирования на языке C.

15. Перечень основной и дополнительной литературы, ресурсов интернет, необходимых для освоения дисциплины

№ п/п	Источник
1	Маловичко, Ю. В. Основы микропроцессорной техники : учебное пособие / Ю. В. Маловичко. — Норильск : НГИИ, 2015. — 171 с. — ISBN 978-5-89009-635-7. — Лань : электронно-библиотечная система. — Режим доступа : https://reader.lanbook.com/book/155906#1
2	Техника микропроцессорных систем в телекоммуникациях : учебное пособие / Н. С. Мальцева, П. С. Резников, Е. А. Барабанова [и др.]. — Астрахань : АГТУ, 2020. — 80 с. — ISBN 978-5-89154-691-2. — Лань : электронно-библиотечная система. — Режим доступа : https://reader.lanbook.com/book/223799#1

б) дополнительная литература:

№ п/п	Источник
1	Сажнев, А.М. Цифровые устройства и микропроцессоры: учебное пособие / А.М. Сажнев, И.С. Тырышкин. – Новосибирск : ИЦ НГАУ «Золотой колос», 2015. – 158 с. — Университетская библиотека онлайн : электронно-библиотечная система. — Режим доступа : https://biblioclub.ru/index.php?page=book_red&id=458701&sr=1
2	Баховцев И. А. Микропроцессорные системы управления устройствами силовой электроники : структуры и алгоритмы: учебное пособие. / И. А. Баховцев. Новосибирск: Изд-во НГТУ, 2018. - 219 с. - Университетская библиотека онлайн : электронно-библиотечная система. — Режим доступа : https://biblioclub.ru/index.php?page=book_view_red&book_id=576123
3	Сажнев, А.М. Цифровые устройства и микропроцессоры: учебное пособие / А.М. Сажнев, И.С. Тырышкин. – Новосибирск : ИЦ НГАУ «Золотой колос», 2015. – 158 с. — Университетская библиотека онлайн : электронно-библиотечная система. — Режим доступа : https://biblioclub.ru/index.php?page=book_red&id=458701&sr=1
4	Пигарев Л. А. Микропроцессорные системы автоматического управления: учебное пособие / Л. А. Пигарев. - Санкт-Петербург: Издательство Санкт-Петербургского государственного аграрного университета (СПбГАУ), 2017. - 179 с. — Университетская библиотека онлайн : электронно-библиотечная система. — Режим доступа : https://biblioclub.ru/index.php?page=book_view_red&book_id=480402

в) информационные электронно-образовательные ресурсы:

№ п/п	Источник
1	www.lib.vsu.ru ЗНБ ВГУ

16. Перечень учебно-методического обеспечения для самостоятельной работы

№ п/п	Источник
1	ЭУМК : Микропроцессорная техника. - Электронный университет ВГУ. - Режим доступа : https://edu.vsu.ru/course/view.php?id=4609

17. Образовательные технологии, используемые при реализации учебной дисциплины, включая дистанционные образовательные технологии (ДОТ), электронное обучение (ЭО), смешанное обучение):

Среда программирования MCStudio4, операционная система Buildroot, операционная система ALTlinux.

18. Материально-техническое обеспечение дисциплины:

Компьютерные классы факультета компьютерных наук, модули (системы на кристалле) Салют-ЭЛ24Д компании НПЦ «ЭЛВИС», эмулятор MC-USB-JTAG компании НПЦ «ЭЛВИС», проектор для демонстрации теоретического материала.

19. Оценочные средства для проведения текущей и промежуточной аттестаций

Порядок оценки освоения обучающимися учебного материала определяется содержанием следующих разделов дисциплины:

№ п/п	Разделы дисциплины (модули)	Код компетенции	Код индикатора	Оценочные средства для текущей аттестации
1	Классификация микропроцессоров Компьютерные принципы построения микропроцессоров Сигнальные процессоры Виды сигнальных процессоров Суперскалярные и гибридные процессоры Прошивка Flash-памяти и установка BUILDROOT Прошивка Flash-памяти и установка ALT Linux Организация памяти сигнальных процессоров Процессоры ARM Микропроцессоры с традиционной архитектурой Цифровая обработка сигналов (ЦОС) в микропроцессорных устройствах Прошивка Flash-памяти и установка ALT Linux с поддержкой сети WIFI Программирование системы на кристалле	ПК-4	ПК-4.3	Контрольная работа 1 Контрольная работа 2 Контрольная работа 3

Промежуточная аттестация

Форма контроля - Зачет с оценкой

Оценочные средства для промежуточной аттестации

Лабораторные работы после выполнения оцениваются преподавателем, и выставляется оценка «зачтено» при условии ответа на 80% вопросов преподавателя по предметной области лабораторной работы. По итогам лабораторных работ и устного ответа студента выставляется оценка «зачтено» или «не зачтено» по лабораторным работам всей дисциплины. К сдаче зачета с оценкой допускаются студенты, сдавшие 100% лабораторных работ.

Соотношение показателей, критериев и шкалы оценивания результатов обучения.

Критерии оценивания компетенций	Уровень сформированности компетенций	Шкала оценок
<i>Обучающийся в полной мере владеет понятийным аппаратом области микропроцессорной техники (теоретическими основами дисциплины), способен иллюстрировать ответ примерами, применять теоретические знания для решения практических задач</i>	<i>Повышенный уровень</i>	<i>Отлично</i>
<i>Обучающийся владеет понятийным аппаратом данной области (теоретическими основами дисциплины), способен формулировать основные понятия предметной области, но затрудняется приводить примеры, характеризующие особенности микропроцессорной техники</i>	<i>Базовый уровень</i>	<i>Хорошо</i>
<i>Обучающийся частично владеет теоретическими основами дисциплины, фрагментарно способен формулировать основные понятия предметной области, но затрудняется приводить примеры построения архитектуры микропроцессорной техники, системы команд микропроцессорной техники</i>	<i>Пороговый уровень</i>	<i>удовлетворительно</i>
<i>Обучающийся демонстрирует отрывочные, фрагментарные знания, не понимает основных понятий в области микропроцессорной техники и допускает грубые в описании цифровых процессорах обработки сигналов.</i>	<i>-</i>	<i>Незачет</i>

20 Типовые оценочные средства и методические материалы, определяющие процедуры оценивания

20.1 Текущий контроль успеваемости

Контроль успеваемости по дисциплине осуществляется с помощью тестовых заданий.

Перечень заданий для контрольных работ

Контрольная работа 1

Вариант 1

1. Структура микропроцессорной системы.
2. Классификация микропроцессорных устройств по назначению и количеству выполняемых программ.
3. RISC архитектура системы команд.

Вариант 2

1. Компьютерные принципы построения микропроцессоров.
2. Классификация микропроцессорных устройств числу БИС, по структурному признаку.
3. VLIW архитектура системы команд.

Вариант 3

1. Конвейерный и суперскалярный подходы обработки данных.
2. Классификация микропроцессорных устройств по виду технологии изготовления.
3. MISC архитектура системы команд.

Контрольная работа 2

Вариант 1

1. Сигнальные процессоры. Структура сигнального процессора.
2. Аппаратная реализация программных функций сигнальных процессоров.
3. Стандартные процессоры ЦПОС.

Вариант 2

1. Конвейерное выполнение команд сигнальных процессоров.
2. Параллельная работа функциональных узлов сигнальных процессоров.
3. Улучшенные стандартные процессоры ЦПОС.

Вариант 3

1. Специальные методы адресации сигнального процессора.
2. Сигнальные процессоры с фиксированной и плавающей точкой.
3. Процессоры ЦПОС с архитектурой VLIW.

Контрольная работа 3

Вариант 1

1. Обобщенная схема цифровой обработки сигналов.
2. Операционная система ALT linux.
3. Система на кристалле.

Вариант 2

1. Математические модели дискретных сигналов.
2. U-boot.
3. Контроллер прерываний.

Вариант 3

1. Преобразования дискретных сигналов.
2. Пакет MCom-02 flash tools
3. Операционная система Buildroot.

Приведённые ниже задания рекомендуется использовать при проведении диагностических работ для оценки остаточных знаний:

ПК-4

Задания закрытого типа

1. АРХИТЕКТУРА MISC ХАРАКТЕРИЗУЕТСЯ

- А) небольшим числом чаще всего встречающихся команд
- В) использование групповых команд для сокращения времени выполнения последовательностей

2. КОД ДЛЯ VLIW ОБЛАДАЕТ

- А) низкой плотностью кода
- В) высокой плотностью кода

С) в зависимости от сложности реализации алгоритма возможен вариант с высокой или с низкой плотностью кода

3. ОСНОВНОЕ ПРЕДНАЗНАЧЕНИЕ RISC-ПРОЦЕССОРОВ

А) упрощение набора команд для построения быстрых вычислительных машин

В) увеличение разрядности процессоров

С) параллельное выполнение команд

4. СДВИГАТЕЛЬ ИСПОЛЬЗУЕТСЯ ДЛЯ

А) Сдвиги операндов влево

В) Сдвиги операндов вправо

С) Сдвиги операндов влево и вправо

Д) Сдвиги осуществляются только для регистров внешней памяти как влево, так и вправо

5. УМНОЖИТЕЛЬ ИСПОЛЬЗУЕТСЯ ДЛЯ

А) выполнении операции умножения

В) выполнении операции накопления

С) выполнении операции умножения и накопления

6. ЧТО ТАКОЕ ОПЕРАЦИЯ MAC?

А) умножение с накоплением

В) сложение с накоплением

С) сдвиг на 1 разряд влево регистра аккумулятора

Д) сдвиг на 1 разряд вправо регистра аккумулятора

7. ЧТО ТАКОЕ УГА?

А) устройство генерации адреса

В) устройство гибернации аппаратной части процессора

8. Для асинхронных микропроцессоров справедливо:

А) фаза начала и конца выполнения команды строго привязана к временной оси

В) начало выполнения следующей операции начинается сразу же после окончания выполнения предыдущей операции

С) начало операции всегда привязано к тактовому импульсу процессора

Д) окончание операции всегда привязано к тактовому импульсу процессора

9. Для синхронных микропроцессоров справедливо:

А) фаза начала и конца выполнения команды строго привязана к временной оси

В) начало выполнения следующей операции начинается сразу же после окончания выполнения предыдущей операции

С) начало операции всегда привязано к тактовому импульсу процессора

Д) окончание операции всегда привязано к тактовому импульсу процессора

10. В СИГНАЛЬНЫХ ПРОЦЕССОРАХ УМНОЖИТЕЛЬ (КАК СПЕЦИАЛЬНО РЕАЛИЗОВАННЫЙ МОДУЛЬ) ИСПОЛЬЗУЕТСЯ ДЛЯ

А) выполнении операции умножения

В) выполнении операции накопления

С) выполнении операции умножения и накопления

Задания открытого типа

1. Сколько блоков внутренней памяти имеет процессор TigerSHARC ?

2. Сколько регистров имеется в регистровом файле Rn в процессорах с плавающей точкой TMS320C3X ?

3. Сколько уровней имеет кэш внутренней памяти для L1/L2 Memory Architecture ?

4. Сколько ядер содержит процессор DSP5665x фирмы Motorola?

5. Код для VLIW обладает плотностью кода (вставьте слово/словосочетание)

Задание с развёрнутым ответом

Развернуто опишите работу процессорного конвейера с указанием его этапов.

20.2 Промежуточная аттестация

Промежуточная аттестация проводится в соответствии с Положением о промежуточной аттестации обучающихся по программам высшего образования. Промежуточная аттестация по итогам освоения дисциплины проводится в форме экзамена. Условиями для положительной итоговой оценки являются: выполнение всех лабораторных работ.

Промежуточная аттестация по дисциплине осуществляется с помощью собеседования по билетам для зачета с оценкой.

При оценивании используется следующая шкала:

5 баллов ставится, если обучающийся демонстрирует полное соответствие знаний, умений, навыков приведенным в таблицах показателям, свободно оперирует приобретенными знаниями, умениями, применяет их при решении практических задач;

4 балла ставится, если обучающийся демонстрирует соответствие знаний, умений, навыков приведенным в таблицах показателям, но допускает незначительные ошибки, неточности, испытывает затруднения при решении практических задач;

3 балла ставится, если обучающийся демонстрирует неполное соответствие знаний, умений, навыков приведенным в таблицах показателям, допускает значительные ошибки при ответе на практические вопросы;

2 балла ставится, если обучающийся демонстрирует явное несоответствие знаний, умений, навыков приведенным в таблицах показателям.

При сдаче зачета с оценкой

оценка «отлично» - 5 баллов

оценка «хорошо» - 4 балла

оценка «удовлетворительно» - 3 балла

оценка «неудовлетворительно» - 2 балла.

Перечень вопросов к зачету с оценкой

1. Структура микропроцессорной системы.
2. Классификация микропроцессорных устройств (по назначению, по количеству выполняемых программ, По числу БИС, по структурному признаку, по виду алгоритма работы, по характеру временной организации, по количеству одновременно выполняемых программ, по виду технологии изготовления).
3. Технологии изготовления микропроцессоров.
4. Компьютерные принципы построения микропроцессоров (архитектура фон Неймана, Гарвардская архитектура).
5. Конвейерный и суперскалярный подходы обработки данных.
6. Архитектуры системы команд (RISC, CISC, VLIW, MISC, EPIC).
7. Архитектура RISC-микропроцессоров 3-го поколения.
8. Сигнальные процессоры. Структура сигнального процессора.
9. Конвейерное выполнение команд сигнальных процессоров.
10. Аппаратная реализация программных функций сигнальных процессоров (умножитель, сдвигатели, дополнительные арифметические устройства, специализированные устройства генерации адреса, аппаратная организация циклов, использование нескольких АЛУ, регистровые файлы).
11. Параллельная работа функциональных узлов сигнальных процессоров.
12. Специальные методы адресации сигнального процессора.

13. Комбинированные и специализированные команды сигнального процессора.
14. Устройства ввода/вывода и периферии сигнального процессора.
15. Сигнальные процессоры с фиксированной и плавающей точкой.
16. Основные типы сигнальных процессоров.
17. Стандартные процессоры ЦПОС (Conventional DSP): процессоры TI (Texas Instruments), процессоры ADI (ADSP-2100), процессоры Motorola (DSP56000).
18. Улучшенные стандартные процессоры ЦПОС (Enhanced-Conventional DSP): процессоры TMS320C55X фирмы TI, процессоры DSP16xxx фирмы Lucent, процессор ADSP-2116x фирмы ADI.
19. Процессоры ЦПОС с архитектурой VLIW: процессоры TMS320C6xxx.
20. Процессор MSC810X (ядро SC140).
21. Суперскалярные процессоры.
22. Гибридные процессоры.
23. Организация памяти ЦПОС.
24. Доступ к блокам памяти. Блоки памяти сигнальных процессоров.
25. Внешняя память сигнальных процессоров.
26. Разделение на отдельные области и модули сигнальных процессоров.
27. Обращение к памяти у сигнальных процессоров.
28. Генерация тактов ожидания для медленной внешней памяти у сигнальных процессоров.
29. Кэш память сигнальных процессоров.
30. Защита содержимого памяти сигнальных процессоров.
31. Обобщенная схема цифровой обработки сигналов.
32. ARM7. Основные характеристики ядра ARM7. ARM7500. ARM7500FE
33. Intel Pentium. AMD Athlon. MC88110 компании Motorola. Микропроцессоры с масштабируемой архитектурой SuperSPARC. MicroSPARC-II.
34. Преимущества ЦОС. Недостатки ЦОС. Описание сигналов и обобщенная схема ЦОС. Математические модели дискретных сигналов. Преобразования дискретных сигналов