

МИНОБРАЗОВАНИЯ РОССИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ
ВЫСШЕГО ОБРАЗОВАНИЯ
«ВОРОНЕЖСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ»
(ФГБОУ ВО «ВГУ»)

УТВЕРЖДАЮ

Заведующий кафедрой
цифровых технологий



С.Д.Кургалин
30.06.2018 г.

РАБОЧАЯ ПРОГРАММА УЧЕБНОЙ ДИСЦИПЛИНЫ

Б1.В.ДВ.03.01 ОСНОВЫ ЦИФРОВЫХ ТЕХНОЛОГИЙ

1. Код и наименование направления подготовки/специальности:

02.03.01 Математика и компьютерные науки

2. Профиль подготовки/специализация: квантовая теория информации

3. Квалификация (степень) выпускника: бакалавр

4. Форма обучения: очная

5. Кафедра, отвечающая за реализацию дисциплины: цифровых технологий

6. Составители программы: Запрягаев Сергей Александрович, доктор физико-математических наук, профессор

7. Рекомендована: Научно-методическим советом факультета компьютерных наук (протокол № 6 от 25.06.2018)

8. Учебный год: 2020-2021

Семестр(ы): 5

9. Цели и задачи учебной дисциплины: целью курса является ознакомление студентов с теоретическими основами цифровых технологий; способами применения цифровых технологий; применением логических микропроцессорных элементов.

10. Место учебной дисциплины в структуре ООП: дисциплина относится к вариативной части блока Б1. Для успешного освоения дисциплины требуется предварительное изучение математического анализа, дифференциальных уравнений и основ программирования.

11. Планируемые результаты обучения по дисциплине/модулю (знания, умения, навыки), соотнесенные с планируемыми результатами освоения образовательной программы (компетенциями выпускников):

Компетенция		Планируемые результаты обучения
Код	Название	
ОПК-2	Способность решать стандартные задачи профессиональной деятельности на основе информационной и библиографической культуры с применением информационно-коммуникационных технологий и с учетом основных требований информационной безопасности.	<p>знать: теоретические основы цифровых технологий;</p> <p>уметь: обосновывать формирования простых реализаций цифровых систем;</p> <p>владеть: навыками решения задач профессиональной деятельности с помощью цифровых технологий.</p>
ПК-1	Способность к определению общих форм и закономерностей отдельной предметной области.	<p>знать: области приложения цифровых технологий, принципы создания основных элементов цифровых технологий;</p> <p>уметь: эффективно применять микроконтроллеры и элементную базу;</p> <p>владеть: навыком практического применения логических микропроцессорных элементов.</p>

12. Объем дисциплины в зачетных единицах/час — 4/144.

Форма промежуточной аттестации: 5 семестр – зачёт с оценкой.

13. Виды учебной работы

Вид учебной работы	Трудоемкость (часы)	
	Всего	По семестрам
		5 сем.
Аудиторные занятия	66	66
в том числе:		
лекции	34	34
практические	16	16
лабораторные	16	16
Самостоятельная работа	78	78
Экзамен		
Итого:	144	144

13.1. Содержание дисциплины

п/п	Наименование раздела дисциплины	Содержание раздела дисциплины
1. Лекции		
1.1	Системы исчисления	Связь десятичной и двоичной систем исчисления. Целые числа. Дробные числа. Шестнадцатичные числа. Связь 16-ти ричных чисел с десятичными. Целые. Дробные. 2s-дополнительные числа. Преобразование отрицательных чисел в 2s форму. Связь 2s чисел с десятичными.
1.2	Специальные двоичные коды	Взвешенные бинарные коды 8421-BCD code. Связь десятичные - BCD. BCD- бинарное представление. Не взвешенные бинарные коды excess-3 (XS3). Связь десятичные - XS3 BCD. Преобразование BCD → XS3 BCD. Gray код. Связь Gray код с бинарным представлением. Символьно- цифровые коды American Standard Code for Information Interchange (ASCII). Extended Binary-Coded Decimal Interchange Code (EBCDIC). Современные кодовые таблицы
1.3	Основные логические операторы. Логические гейты	NOT Gate , AND Gate, OR Gate . Таблицы истинности. Графическое представление операторов. AND-OR логическая цепь. Логической диаграммы Булевское выражение для AND-OR логической диаграммы. Таблица истинности для AND-OR логической диаграммы. NAND Gate. NOR Gate. exclusive - OR Gate (XOR). XNOR Gate. Интегральные цепи. ICs, TTL, CMOS
1.4	Упрощение логических цепей. Картирование	Product-of-Sum булевские выражения. Maxterm выражения. Теоремы Моргана. Sum of product форма булевского выражения. Minterm форма булевского выражения. Karnaugh карты (метод) «K-maps»
1.5	TTL и CMOS интегральные цепи	Биполярные микросхемы. Характеристики TTL. Характеристики CMOS. Время задержки TTL. Ток утечки. Типы интегральных микросхем. Маркировка. CMOS интегральные цепи. Серии CMOS микросхем. Маркировка. Серии и семейства логических КМОП-микросхем зарубежного производства. Серии логических КМОП-микросхем отечественного производства. Взаимодействие TTL и CMOS ICs. Аналогово-цифровые преобразователи. Коммерческие АЦП.
1.6	Преобразование кодов	Блок- диаграмма калькулятора. Кодирование. Коммерческие кодировщики. Логическая диаграмма, таблицы истинности кодировщика. Декодирование BCD в десятичный формат. CMOS декодеры. Преобразование BCD в семисегментный код. 7- ми сегментный LED дисплей. Коммерческий TTL кодировщик. CMOS декодеры. Жидко-кристаллические дисплеи. Управление LCD дисплеем. Вакуумно-флуоресцентные дисплеи (VF). Управление VF.
1.7	Двоичная арифметика. Арифметические цепи	Сложение. Полусумматор. Полный сумматор. Бинарное вычитание. Заимствования. Параллельное суммирование и вычитание. 4-х битовый параллельный сумматор. 4-х битовое параллельное вычитание. Коммерческий параллельный сумматор. Стандартизация 4-х битовых сумматоров. 8-битовый сумматор. Использование сумматоров для вычитания. 2s complement сложение и вычитание.

1.8	Переключатели. Мультивибраторы	RS Flip-Flop. Триггер. RS Flip-Flop. Временная диаграмма. D Flip-Flop (delay flip-flop) (задержка.). Коммерческий D Flip-Flop. JK flip-flop. Коммерческие JK flip-flop. Срабатывание триггеров. Мультивибраторы - часы. 555 таймер. CMOS таймер. Кварцевый CMOS таймер. One-shot (моностабильный) мультивибратор.
1.9	Счетчики	4-битовый счетчик. Временная диаграмма. Параллельные счетчики. Упрощенная логическая схема десятичного счетчика. TTL IC счетчики. CMOS IC счетчики. Цифровые часы. Делитель 60. Детальная блок схема подсчета секунд.
1.10	Сдвиг регистра	Классификация регистров. Последовательно загружаемый сдвиг регистра. 4-х битовый сдвиг регистра. Временная диаграмма процесса. Параллельно загружаемый сдвиг регистра. TTL сдвиг регистра. CMOS сдвиг регистра.
1.11	Память	Типы памяти. RAM. Логическая диаграмма RAM IC. Рабочие состояния RAM. MOS память. ROM. PROM. EEPROM. EPROM. Программируемые ROM. Память на магнитных носителях. Память на магнитных сердечниках. Накопители. Жесткий диск. CD / DVD диски. Флэш память. NOR flash. NAND - flash
1.12	Дополнительные устройства и технологии	Селектор данных (multiplexer). Селективный вывод изображения. Демультимплексоры (декодеры или распределители данных). Промышленный демультимплексор. Замки и буферы с тремя состояниями. Передача цифровых данных. Параллельная передача данных. Последовательная передача данных. Скорость передачи данных. Программируемые логические массивы. Амплитудный компаратор. Примеры применения интегральных микросхем (температурный сенсор, игры). Триггеры Шмитта(Schmitt). Инвертор с триггером Шмитта.
2. Лабораторные занятия		
2.1	Системы исчисления	Связь десятичной и двоичной систем исчисления. Целые число. Дробные числа. Шестнадцатиричные числа. Связь 16-ти ричных чисел с десятичными. Целые. Дробные. 2s-дополнительные числа. Преобразование отрицательных чисел в 2s форму. Связь 2s чисел с десятичными.
2.2	Специальные двоичные коды	Взвешенные бинарные коды 8421-BCD code. Связь десятичные - BCD. BCD- бинарное представление. Не взвешенные бинарные коды excess-3 (XS3). Связь десятичные - XS3 BCD. Преобразование BCD → XS3 BCD. Gray код. Связь Gray код с бинарным представлением. Символьно- цифровые коды American Standard Code for Information Interchange (ASCII). Extended Binary-Coded Decimal Interchange Code (EBCDIC). Современные кодовые таблицы
2.3	Основные логические операторы. Логические гейты	NOT Gate , AND Gate, OR Gate . Таблицы истинности. Графическое представление операторов. AND-OR логическая цепь. Логической диаграммы Булевское выражение для AND-OR логической диаграммы. Таблица истинности для AND-OR логической диаграммы. NAND Gate. NOR Gate. exclusive - OR Gate (XOR). XNOR Gate. Интегральные цепи. ICs, TTL, CMOS

2.4	Упрощение логических цепей. Картирование	Product-of-Sum булевские выражения. Maxterm выражения. Теоремы Моргана. Sum of product форма булевского выражения. Minterm форма булевского выражения. Karnaugh карты (метод) «K-maps»
2.5	TTL и CMOS интегральные цепи	Биполярные микросхемы. Характеристики TTL. Характеристики CMOS. Время задержки TTL. Ток утечки. Типы интегральных микросхем. Маркировка. CMOS интегральные цепи. Серии CMOS микросхем. Маркировка. Серии и семейства логических КМОП-микросхем зарубежного производства. Серии логических КМОП-микросхем отечественного производства. Взаимодействие TTL и CMOS ICs. Аналогово-цифровые преобразователи. Коммерческие АЦП.
2.6	Преобразование кодов	Блок- диаграмма калькулятора. Кодирование. Коммерческие кодировщики. Логическая диаграмма, таблицы истинности кодировщика. Декодирование BCD в десятичный формат. CMOS декодеры. Преобразование BCD в семисегментный код. 7-ми сегментный LED дисплей. Коммерческий TTL кодировщик. CMOS декодеры. Жидко-кристаллические дисплеи. Управление LCD дисплеем. Вакуумно-флуоресцентные дисплеи (VF). Управление VF.
2.7	Двоичная арифметика. Арифметические цепи	Сложение. Полусумматор. Полный сумматор. Бинарное вычитание. Заимствования. Параллельное суммирование и вычитание. 4-х битовый параллельный сумматор. 4-х битовое параллельное вычитание. Коммерческий параллельный сумматор. Стандартизация 4-х битовых сумматоров. 8-битовый сумматор. Использование сумматоров для вычитания. 2s complement сложение и вычитание.
2.8	Переключатели. Мультивибраторы	RS Flip-Flop. Триггер. RS Flip-Flop. Временная диаграмма. D Flip-Flop (delay flip-flop) (задержка.). Коммерческий D Flip-Flop. JK flip-flop. Коммерческие JK flip-flop. Срабатывание триггеров. Мультивибраторы - часы. 555 таймер. CMOS таймер. Кварцевый CMOS таймер. One-shot (моностабильный) мультивибратор.
2.9	Счетчики	4-битовый счетчик. Временная диаграмма. Параллельные счетчики. Упрощенная логическая схема десятичного счетчика. TTL IC счетчики. CMOS IC счетчики. Цифровые часы. Делитель 60. Детальная блок схема подсчета секунд.
2.10	Сдвиг регистра	Классификация регистров. Последовательно загружаемый сдвиг регистра. 4-х битовый сдвиг регистра. Временная диаграмма процесса. Параллельно загружаемый сдвиг регистра. TTL сдвиг регистра. CMOS сдвиг регистра.
2.11	Память	Типы памяти. RAM. Логическая диаграмма RAM IC. Рабочие состояния RAM. MOS память. ROM. PROM. EEPROM. EPROM. Программируемые ROM. Память на магнитных носителях. Память на магнитных сердечниках. Накопители. Жесткий диск. CD / DVD диски. Флэш память. NOR flash. NAND - flash
2.12	Дополнительные устройства	Селектор данных (multiplexer). Селективный вывод изображения. Демультимплексоры (декодеры или распределители данных). Про-

	и технологии	мышленный демультимплексор. Замки и буферы с тремя состояниями. Передача цифровых данных. Параллельная передача данных. Последовательная передача данных. Скорость передачи данных. Программируемые логические массивы. Амплитудный компаратор. Примеры применения интегральных микросхем (температурный сенсор, игры). Триггеры Шмитта(Schmitt). Инвертор с триггером Шмитта.
--	--------------	--

13.2. Темы (разделы) дисциплины и виды занятий

№ п/п	Наименование темы (раздела) дисциплины	Виды занятий (часов)				
		Лекции	Практические	Лабораторные	Самостоятельная работа	Всего
1	Системы исчисления	2	2	2	6	12
2	Специальные двоичные коды	2	2	2	6	12
3	Основные логические операторы. Логические гейты	2	2	2	8	14
4	Упрощение логических цепей. Картирование	2	2	2	6	12
5	TTL и CMOS интегральные цепи	2	0	0	8	10
6	Преобразование кодов	2	2	2	6	12
7	Двоичная арифметика. Арифметические цепи	2	2	2	6	12
8	Переключатели. Мультивibrаторы	4	0	0	6	10
9	Счетчики	4	2	2	6	14
10	Сдвиг регистра	4	2	2	6	14
11	Память	4	0	0	6	10
12	Дополнительные устройства и технологии	4	0	0	8	12
	Итого:	34	16	16	78	144

14. Методические указания для обучающихся по освоению дисциплины

При изучении дисциплины рекомендуется использовать следующие средства:

- рекомендуемую основную и дополнительную литературу;
- методические указания и пособия;
- контрольные задания для закрепления теоретического материала;
- электронные версии учебников и методических указаний для выполнения практических работ.

Форма организации самостоятельной работы: подготовка к аудиторным занятиям; выполнение домашних заданий; выполнение контрольных работ.

15. Перечень основной и дополнительной литературы, ресурсов интернет, необходимых для освоения дисциплины

а) основная литература:

№ п/п	Источник
1	Алексеев, Е. Б. Проектирование и техническая эксплуатация цифровых телекоммуникационных систем и сетей / Е.Б. Алексеев ; Гордиенко В. Н. ; Крухмалев В. В. ; Моченов А. Д. ; Тверецкий М. С. — 2-е изд., испр. — Москва : Горячая линия - Телеком, 2012. — 392 с. — <URL: http://biblioclub.ru/index.php?page=book&id=252976 >.

б) дополнительная литература:

№ п/п	Источник
2	Васильев, А.Е. Микроконтроллеры. Разработка встраиваемых приложений : учеб. пособие для студ. вузов, обуч. по специальности 220201 "Управление и информатика в техн. системах" / А.Е. Васильев. — СПб : БХВ-Петербург, 2008. — 298 с.
3	Голубцов М.С. Микроконтроллеры AVR: от простого к сложному / М.С. Голубцов, А.В. Кириченко. — 2-е изд., испр. и доп. — М. : Солон-пресс, 2004. — 302 с.
4	Бойко В.И. Схемотехника электронных систем. Микропроцессоры и микроконтроллеры : учебник / В.И. Бойко [и др.]. — СПб. : БХВ-Петербург, 2004. — 453 с.
5	Цифровые устройства и микропроцессорные системы : учебник для сред. спец. учеб. заведений связи по специальностям 2004, 2005, 2006 / Б.А.Калабеков. — 2-е изд., перераб. и доп. — М. : Горячая линия-Телеком, 2002. — 336 с.
6	Микроконтроллеры семейства AVR фирмы Atmel [Текст] / В.В.Гребнев. — М. : Радиософт, 2002. — 172 с.
7	Цифровые устройства и микропроцессорные системы : учебник для сред. спец. учеб. заведений связи по специальностям 2004, 2005, 2006 / Б.А.Калабеков. — 2-е изд., перераб. и доп. — М. : Горячая линия-Телеком, 2002. — 336 с.

в) информационные электронно-образовательные ресурсы:

№ п/п	Источник
8	www.lib.vsu.ru –ЗНБ ВГУ

16. Перечень учебно-методического обеспечения для самостоятельной работы (учебно-методические рекомендации, пособия, задачки, методические указания по выполнению практических (контрольных) работ и др.)

№ п/п	Источник
1	Цифровые устройства и микропроцессорные системы : учебник для сред. спец. учеб. заведений связи по специальностям 2004, 2005, 2006 / Б.А.Калабеков. — 2-е изд., перераб. и доп. — М. : Горячая линия-Телеком, 2002. — 336 с.

17. Информационные технологии, используемые для реализации учебной дисциплины, включая программное обеспечение и информационно-справочные системы (при необходимости) — программное обеспечение Matlab, современные платы для программирования и разработки систем на основе восьмибитных микропроцессоров.

18. Материально-техническое обеспечение дисциплины: лекционная аудитория, компьютерный класс с необходимым программным обеспечением.

19. Фонд оценочных средств:

19.1 Перечень компетенций с указанием этапов формирования и планируемых результатов обучения

Код и содержание компетенции (или ее части)	Планируемые результаты обучения (показатели достижения заданного уровня освоения компетенции посредством формирования знаний, умений, навыков)	Этапы формирования компетенции (разделы (темы) дисциплины или модуля и их наименование)	ФОС (средства оценивания)
ОПК-2	Знать: теоретические основы цифровых технологий.	Разделы 1-12	Письменный опрос
	Уметь: обосновывать формирования простых реализаций цифровых систем.	Разделы 1-12	Лабораторные работы 1-6
	Владеть: навыками решения задач профессиональной деятельности с помощью цифровых технологий.	Разделы 1-12	Лабораторные работы 1-6
ПК-1	Знать: области приложения цифровых технологий, принципы создания основных элементов цифровых технологий.	Разделы 1-12	Письменный опрос
	Уметь: эффективно применять микроконтроллеры и элементную базу.	Разделы 1-12	Лабораторные работы 1-6
	Владеть: навыком практического применения логических микропроцессорных элементов.	Разделы 1-12	Лабораторные работы 1-6
Промежуточная аттестация			По результатам текущих аттестаций

19.2 Описание критериев и шкалы оценивания компетенций (результатов обучения) при промежуточной аттестации

Для оценивания результатов обучения на экзамене используются следующие показатели:

- 1) знание теоретических основ цифровых технологий;
- 2) знание области приложения цифровых технологий, принципов создания основных элементов цифровых технологий;
- 3) умение обосновывать формирования простых реализаций цифровых систем;
- 4) умение эффективно применять микроконтроллеры и элементную базу;
- 5) владение навыками решения задач профессиональной деятельности с помощью цифровых технологий;
- 6) владение навыком практического применения логических микропроцессорных элементов.

Для оценивания результатов обучения на зачёте с оценкой используется 4-балльная шкала: «отлично», «хорошо», «удовлетворительно», «неудовлетворительно».

Критерии оценивания компетенций	Уровень сформированности компетенций	Шкала оценок
Полное соответствие ответа обучающегося всем перечисленным критериям. Обучающийся демонстрирует высокий уровень владения материалом, ориентируется в предметной области, верно отвечает на все дополнительные вопросы.	Повышенный уровень	Отлично

Ответ на контрольно-измерительный материал не соответствует одному или двум из перечисленных показателей, но обучающийся дает правильные ответы на дополнительные вопросы. Допускаются ошибки при воспроизведении части теоретических положений.	Базовый уровень	Хорошо
Ответ на контрольно-измерительный материал не соответствует любым трём из перечисленных показателей, обучающийся дает неполные ответы на дополнительные вопросы. Сформированные знания основных понятий, определений и теорем, изучаемых в курсе, не всегда полное их понимание с затруднениями при воспроизведении.	Пороговый уровень	Удовлетворительно
Ответ на контрольно-измерительный материал не соответствует любым четырём из перечисленных показателей. Обучающийся демонстрирует отрывочные знания (либо их отсутствие) основных понятий, определений и теорем, используемых в курсе.	–	Неудовлетворительно

19.3 Типовые контрольные задания или иные материалы, необходимые для оценки знаний, умений, навыков и (или) опыта деятельности, характеризующие этапы формирования компетенций в процессе освоения образовательной программы

19.3.1 Перечень вопросов для письменного опроса

Раздел 1. Системы исчисления

1. Позиционные системы исчислений.
2. Основание системы счисления
3. Десятичная система исчисления
4. Двоичная (бинарная) система исчисления
5. Восьмеричная и шестнадцатеричная системы исчисления
6. Связь двоичная – десятичная системы (целое, дробь)
7. Преобразование 16-10 системы (целое, дробь)
8. Преобразование 2-16 (целое, дробь)
9. 2s дополнительные числа
10. Преобразование отрицательных чисел в 2s форму
11. Преобразование 2s чисел в десятичные (целое, дробь)

Раздел 2. Специальные двоичные коды

1. Взвешенный бинарный код 8421-BCD
2. Преобразование десятичных чисел в BCD и обратно
3. Преобразование BCD формы в двоичное число
4. Взвешенные бинарные коды
5. Не взвешенные бинарные коды
6. Не взвешенный бинарный код excess-3 (XS3)
7. Взаимное преобразование десятичных чисел в XS3 BCD форму
8. Преобразование BCD чисел в XS3 BCD
9. Не взвешенный бинарный код Gray код
10. Преобразование бинарных чисел в Gray код
11. Символьно-цифровые коды

Раздел 3. Основные логические операторы. Логические гейты

1. Алгебра логики
2. AND гейт (таблицы истинности, логические символы)
3. 3-AND гейт(таблицы истинности, логические символы)

4. AND гейт с четырьмя входами (таблицы истинности, логические символы)
5. OR гейт(таблицы истинности, логические символы)
6. OR гейт -3 входа (таблицы истинности, логические символы)
7. NOT гейт
8. Электрические схемы операторов
9. Комбинации логических операторов (AND-OR)
10. Российская и международная системы обозначений для логических операторов
11. Интегральные цепи
12. NAND гейт (таблицы истинности, логические символы)
13. NAND гейт с тремя входами (таблицы истинности, логические символы)
14. NOR гейт (таблицы истинности, логические символы)
15. NOR гейт с тремя входами(таблицы истинности, логические символы)
16. Exclusive - OR гейт (исключающее или)=XOR. (таблицы истинности, логические символы)
17. exclusive - NOR (XNOR) гейт (таблицы истинности, логические символы)
18. 3 - XNOR гейт (таблицы истинности, логические символы)
19. Преобразование операторов при использовании инверторов
20. Альтернативные логические гейты
21. NAND как универсальный гейт
22. Использование логических гейт
23. TTL семейство интегральных микросхем.
24. CMOS – семейство интегральных микросхем (КМОП)
25. Minterm булевские выражения (sum of product форма)
26. Maxterm булевские выражения (product-of-sum)

Раздел 4. Упрощение логических цепей. Картирование

1. Применение теорем Моргана
2. Взаимные преобразования maxterm - minterm форм
3. Использование NAND логики
4. Использование NOR логики
5. Преобразование maxterm в NOR логику
6. Karnaugh карты (метод) «K-maps»
7. Использование карт с maxterm выражениями

Раздел 5. TTL и CMOS интегральные цепи: характеристики и интерфейс

1. Категории интегральных цепей
2. Биполярные и однополярные (униполярные).
3. Биполярные (биполярные транзисторы)
4. TTL семейство интегральных микросхем
5. CMOS семейство интегральных микросхем
6. Сложность интеграции
7. Биполярные микросхемы
8. Характеристики TTL микросхем
9. Характеристики CMOS микросхем
10. Время задержки TTL микросхем
11. Ток утечки
12. Интегральные микросхемы
13. Внутренняя схема NAND TTL семейства
14. Характеристики микросхем (скорость, мощность)
15. Маркировка TTL семейства

16. CMOS интегральные микросхемы
17. CMOS инвертор
18. Маркировка CMOS микросхем
19. Серии и семейства логических CMOS-микросхем зарубежного производства
20. Серии логических КМОП-микросхем отечественного производства
21. Взаимодействие TTL и CMOS в логических цепях
22. Взаимодействие с переключателями
23. Транзистор в качестве переключателя
24. Взаимодействие с двигателем
25. Взаимодействие с соленоидом
26. Аналогово-цифровые преобразователи

Раздел 6. Преобразование кодов

1. Блок- диаграмма калькулятора
2. Кодирование
3. Коммерческие кодировщики TTL семейства
4. Коммерческие кодировщики CMOS семейства
5. Декодирование BCD формы в десятичную
6. Логическая диаграмма TTL декодера
7. Логическая диаграмма TTL - BCD декодера
8. CMOS декодеры преобразования BCD в десятичную форму
9. Преобразование BCD форму в семи сегментный код
10. Семи сегментный LED дисплей
11. Жидко- кристаллические дисплеи
12. Управление LCD дисплеем (блок схема)
13. Вакуумно-флуоресцентные дисплеи (VF)
14. Управление VF дисплеем

Раздел 7. Двоичная арифметика. Арифметические цепи

1. Сложение
2. Полусумматор. Сумматор (таблицы истинности, логические диаграммы)
3. Бинарное вычитание
4. Плувычитатель. Вычитатель. (таблицы истинности, логические диаграммы)
5. Параллельное суммирование и вычитание
6. 4-х битовый параллельный сумматор
7. 4-х битовое параллельное вычитание
8. Коммерческий параллельный сумматор (таблица истинности, логическая диаграмма)
9. Стандартизация 4-х битовых сумматоров
10. 8-битовый сумматор (таблица истинности, логическая диаграмма)
11. Использование сумматоров для вычитания

Раздел 8. Переключатели. Мультивибраторы

1. RS Flip-Flop переключатель
2. Тактовый RS Flip-Flop
3. Временная диаграмма
4. D Flip-Flop переключатель
5. Коммерческий D Flip-Flop
6. JK flip-flop переключатель
7. Коммерческие JK flip-flop переключатели

8. Срабатывание триггеров
9. Таймеры 555 серии, CMOS серии
10. Кварцевый CMOS таймер

Раздел 9. Счетчики

1. 4-битовый счетчик
2. Параллельные счетчики
3. Счетчик по модулю 6
4. Счетчик по модулю 10
5. Цифровые часы (блок схема)
6. Делитель 60
7. Блок схема подсчета секунд

Раздел 10. Сдвиг регистра

1. Классификация регистров
2. 4-х битовый сдвиг регистра
3. Параллельно загружаемый сдвиг регистра (логическая диаграмма)
4. TTL сдвиг регистра (логическая схема)
5. CMOS сдвиг регистра (упрощенный логический символ)
6. CMOS сдвиг регистра (Pin диаграмма)

Раздел 11. Память

1. Типы памяти
2. RAM – память)
3. ROM память
4. MOS память
5. Комбинация двух 1К x 4 RAM
6. PROM память
7. EEPROM память
8. EPROM память
9. ROM декодер
10. Память на магнитных носителях
11. Накопители
12. Жесткий диск
13. CD / DVD диски
14. Флэш память.
15. NOR флэш память
16. NAND - флэш память

Раздел 12. Дополнительные устройства и технологии

1. Мультиплексоры
2. Демультимплексоры
3. Защелки
4. Передача цифровых данных
5. Программируемые логические массивы
6. Амплитудный компаратор
7. Триггеры Шмитта

19.3.2 Перечень лабораторных работ

1. Основные логические операторы. Логические гейты
2. Упрощение логических цепей. Картирование
3. TTL и CMOS интегральные цепи
4. Преобразование кодов
5. Переключатели. Мультивибраторы
6. Счетчики. Сдвиг регистра

19.4. Методические материалы, определяющие процедуры оценивания знаний, умений, навыков и (или) опыта деятельности, характеризующих этапы формирования компетенций

Оценка знаний, умений и навыков, характеризующая этапы формирования компетенций в рамках изучения дисциплины осуществляется в ходе текущей и промежуточной аттестаций.

Текущая аттестация проводится в соответствии с Положением о текущей аттестации обучающихся по программам высшего образования Воронежского государственного университета. Текущая аттестация проводится в формах: письменного опроса и контрольных работ. Критерии оценивания приведены выше.

Промежуточная аттестация проводится в соответствии с Положением о промежуточной аттестации обучающихся по программам высшего образования, а также в соответствии с Положением о балльно-рейтинговой системе контроля знаний на факультете компьютерных наук ВГУ.

При оценивании используются качественные шкалы оценок. Критерии оценивания приведены выше.